

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Kyeong Jin KIM

GAU: TBA

SERIAL NO: New Application

EXAMINER: TBA

FILED: September 4, 2001

FOR: MULTI-DOMAIN LIQUID CRYSTAL DISPLAY DEVICE AND METHOD FOR MANUFACTURING
THE SAME



REQUEST FOR PRIORITY

#3/Priority
10/19/01
C. McKinney

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
KOREA	2000-52329	September 5, 2000

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - ☐ are submitted herewith
 - ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

Date: September 4, 2001

Sixth Floor
701 Pennsylvania Avenue, N.W.
Washington, D.C. 20004
Tel. (202) 624-1200
Fax. (202) 624-1298
58653.1

LONG ALDRIDGE & NORMAN LLP

Rebecca A. Goldman

Registration No. 41,786

jc978 U.S. PTO
09/944116
09/04/01

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

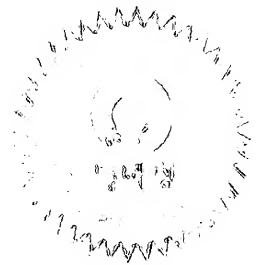
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2000년 제 52329 호
Application Number

출원년월일 : 2000년 09월 05일
Date of Application

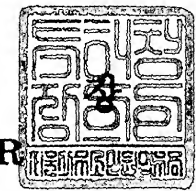
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s)



2001 년 03 월 24 일

특 허 청

COMMISSIONER



【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0006		
【제출일자】	2000.09.05		
【국제특허분류】	G02F		
【발명의 명칭】	멀티 도메인 액정표시소자 및 그 제조방법		
【발명의 영문명칭】	Multi domain liquid crystal display device and method for fabricating the same		
【출원인】			
【명칭】	엘지 .필립스 엘시디 주식회사		
【출원인코드】	1-1998-101865-5		
【대리인】			
【성명】	김용인		
【대리인코드】	9-1998-000022-1		
【포괄위임등록번호】	1999-054732-1		
【대리인】			
【성명】	심창섭		
【대리인코드】	9-1998-000279-9		
【포괄위임등록번호】	1999-054731-4		
【발명자】			
【성명의 국문표기】	김경진		
【성명의 영문표기】	KIM,Kyeong Jin		
【주민등록번호】	630416-1908215		
【우편번호】	730-810		
【주소】	경상북도 구미시 고아읍 원호리 452 대동한누리아파트 20동 1101호		
【국적】	KR		
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 (인) 대리인 (인) 심창섭 (인) 김용		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	20	면	20,000 원

1020000052329

2001/3/2

【우선권주장료】	0	건	0	원
【심사청구료】	0	항	0	원
【합계】	49,000			원
【첨부서류】	1.	요약서·명세서(도면)_1통		

【요약서】

【요약】

본 발명은 공정을 간소화하고 화질을 개선시킬 수 있는 멀티 도메인 액정표시소자 및 그 제조방법을 제공하기 위한 것으로, 제 1 기판 및 제 2 기판과, 제 1 기판 상에 종횡으로 배치되어 복수의 화소 영역을 정의하는 데이터 배선 및 게이트 배선과, 각 화소 영역에 형성되며 복수개의 슬릿 패턴을 갖는 화소 전극과, 제 2 기판 상에 형성되며 복수의 도메인을 정의하기 위해 화소 전극의 주변 및 그 내부에 상응하는 위치에 형성되는 유전체 구조물과, 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되고, 그에 따른 제조방법은 제 1 기판 상에 게이트 배선 및 상기 게이트 배선과 교차하는 방향으로 데이터 배선을 형성하는 공정과, 데이터 배선을 포함한 전면에 보호막을 형성하고, 보호막 상에 투명도전막을 형성하는 공정과, 투명도전막을 패터닝하여 게이트 배선과 데이터 배선에 의해 정의되는 화소 영역에 복수개의 슬릿 패턴을 갖는 화소 전극을 형성하는 공정과, 제 1 기판과 대향하는 제 2 기판상에 복수의 도메인을 정의하기 위해 화소 전극의 주변 및 그 내부에 상응하는 위치에 유전체 구조물을 형성하는 공정과, 제 1 기판과 제 2 기판 사이에 액정층을 형성하는 공정으로 이루어진다.

【대표도】

도 2c

【색인어】

멀티 도메인, 슬릿(slit), 홀(hole)

【명세서】**【발명의 명칭】**

멀티 도메인 액정표시소자 및 그 제조방법{Multi domain liquid crystal display device and method for fabricating the same}

【도면의 간단한 설명】

도 1은 종래 기술에 따른 액정표시소자의 평면도

도 2a 내지 2f는 본 발명의 제 1 실시예에 따른 멀티 도메인 액정표시장치의 평면도

도 3은 본 발명의 제 1 실시예에 따른 멀티 도메인 액정표시장치의 단면도

도 4는 본 발명에 따른 액정형성방법을 설명하기 위한 도면

도 5a 내지 5d는 본 발명에 따른 전압(V)과 투과도(T)와 관계를 설명하기 위한 도면

도 6a 내지 6e는 본 발명의 제 2 실시예에 따른 멀티 도메인 액정표시장치의 평면도

도 7a 및 7b는 도 6a의 I-I'선에 따른 단면도

도 8은 본 발명의 제 3 실시예에 따른 멀티 도메인 액정표시장치의 평면도

도 9a는 도 8의 II-II'선에 따른 단면도

도 9b는 도 8의 III-III'선에 따른 단면도

도면의 주요부분에 대한 부호의 설명

101 : 제 1 기판

101a : 제 2 기판

103 : 게이트 전극	105 : 게이트 절연막
106 : 반도체층	106a : 오믹콘택층
106b/106c : 소스/드레인 전극	106d : 데이터 배선
107 : 보호막	109 : 슬릿(Slit) 패턴
111 : 화소 전극	121 : 칼라 필터층
123 : 공통 전극	125 : 유전체 구조물
131 : 위상차 필름	141 : 액정층
200 : 씨일 패턴	202 : 액정
204 : 스페이서	300 : 홀(hole)
400,400a : 스토리지 커패시터의 제 1, 제 2 전극	

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<23> 본 발명은 액정표시소자에 관한 것으로, 특히 멀티 도메인(Multi domain) 액정표시 소자 및 그 제조방법에 관한 것이다.

<24> 최근, 액정을 배향하지 않고 화소 전극과 전기적으로 절연된 보조전극에 의해 액정을 구동하는 액정표시소자가 제안된 바 있다.

<25> 즉, 도 1에 도시된 바와 같이, 제 1 기판 및 제 2 기판과, 제 1 기판 위에 중첩으로 배치되어 제 1 기판을 복수의 화소영역으로 구분하는 복수의 데이터 배선 및 게이트 배선과, 각각의 화소영역에 형성되는 박막트랜지스터(Thin Film

Transistor :TFT)(여기서, 상기 박막트랜지스터는 게이트 전극, 게이트 절연막, 반도체층, 오믹콘택층(Ohmic contact layer) 및 소스/드레인 전극으로 구성됨)와, 상기 제 1 기판 전면에 걸쳐 형성된 보호막(37)과, 상기 보호막(37) 위에서 드레인 전극과 연결되는 화소 전극(13)과, 상기 게이트 절연막 위로 화소 전극(13)의 일부와 오버랩(Overlap) 되도록 형성된 보조 전극(21)으로 구성된다.

<26> 제 2 기판 위에는 상기 게이트 배선, 데이터 배선 및 박막트랜지스터로의 빛의 투과를 차단하는 차광층(25)과, 상기 차광층(25) 위에 형성된 칼라 필터층(23)과, 상기 칼라 필터층(23) 위에 형성된 공통 전극(17)이 형성되며 상기 제 1 기판과 제 2 기판과의 사이에 액정층이 형성된다.

<27> 화소 전극(13)의 주변에 형성된 보조 전극(21)과 공통 전극(17)의 오픈영역(27)은 상기한 액정층에 인가되는 전기장을 왜곡시켜 단위 화소 내에서 액정분자를 다양하게 구동시킨다. 이것은 액정표시소자에 전압을 인가할 때, 왜곡된 전기장에 의한 유전 에너지가 액정 방향자를 원하는 방향으로 위치시킴을 의미한다.

<28> 참고적으로, 도 1은 단위 화소만을 도시한 것이다.

【발명이 이루고자 하는 기술적 과제】

<29> 그러나 상기와 같은 종래 액정표시소자는 다음과 같은 문제점이 있었다.

<30> 첫째, 멀티 도메인 효과를 얻기 위해서는 공통 전극에 오픈 영역을 형성하여야 하며, 이를 위해 제조 공정 중 공통 전극에 오픈 영역을 형성하기 위한 추가 공정이 요구된다.

<31> 둘째, 상기 오픈 영역을 형성하지 않거나 그 폭이 작으면, 도메인 분할에 필요한

전기장 왜곡 정도가 약하므로 액정의 방향자(Director)가 안정한 상태에 이르는 시간이 상대적으로 길어지게 되는 문제점이 발생한다.

<32> 셋째, 오픈 영역에 의한 도메인 분할은 각 도메인마다 텍스처(Texture)가 불안정해지며, 이는 화질을 저하시키는 요인으로 작용한다.

<33> 넷째, 화소 전극과 보조 전극간의 전계가 강하게 걸림으로써 휘도가 증가하게 되고, 응답속도가 늦어지게 된다.

<34> 본 발명은 상기한 종래 기술의 문제점을 해결하기 위해 안출한 것으로, 공정을 간소화하고 화질을 개선시킬 수 있는 멀티 도메인 액정표시소자 및 그 제조방법을 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<35> 상기의 목적을 달성하기 위한 본 발명의 멀티 도메인 액정표시소자는 제 1 기판 및 제 2 기판과, 상기 제 1 기판 상에 종횡으로 배치되어 복수의 화소 영역을 정의하는 데이터 배선 및 게이트 배선과, 상기 각 화소 영역에 형성되며 복수의 슬릿 패턴을 갖는 화소 전극과, 상기 제 2 기판 상에 형성되며 복수의 도메인을 정의하기 위해 상기 화소 전극의 주변 및 그 내부에 상응하는 위치에 매트릭스 형태로 형성되는 유전체 구조물과, 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되고, 그에 따른 제조방법은 제 1 기판 상에 게이트 배선 및 상기 게이트 배선과 교차하는 방향으로 데이터 배선을 형성하는 공정과, 상기 데이터 배선을 포함한 전면에 보호막을 형성하고, 상기 보호막 상에 투명도전막을 형성하는 공정과, 상기 투명도전막을 패터닝하여 상기 게이트 배선과 데이터 배선에 의해 정의되는 화소 영역에 복수의 슬릿 패턴을 갖는 화소 전극을

형성하는 공정과, 상기 제 1 기판과 대향하는 제 2 기판상에 복수의 도메인을 정의하기 위해 상기 화소 전극의 주변 및 그 내부에 상응하는 위치에 매트릭스 형태의 유전체 구조물을 형성하는 공정과, 상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하는 공정을 포함하여 이루어지는 것을 특징으로 한다.

<36> 이와 같은 본 발명의 멀티 도메인 액정표시소자는 상판의 블랙 매트릭스(BM:Black Matrix)가 형성될 영역에 도메인 분할을 위한 유전체 구조물을 형성하고, 하판의 화소 전극에는 복수개의 슬릿 패턴(Slit pattern)을 형성하여 도메인 분할시 텍스처 안정화를 도모하는데 특징이 있다.

<37> 한편, 본 발명의 다른 실시예에 따른 멀티 도메인 액정표시소자는 제 1 기판 및 제 2 기판과, 상기 제 1 기판 상에 종횡으로 배치되어 복수의 화소 영역을 정의하는 데이터 배선 및 게이트 배선과, 상기 각 화소 영역에 형성되며 복수개의 홀을 갖는 화소 전극과, 상기 제 2 기판 상에 형성되며 복수의 도메인을 정의하기 위해 상기 화소 전극의 주변 및 그 내부에 상응하는 위치에 매트릭스 형태로 형성되는 유전체 구조물과, 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되고, 그에 따른 제조방법은 제 1 기판 상에 게이트 배선 및 상기 게이트 배선과 교차하는 방향으로 데이터 배선을 형성하는 공정과, 상기 데이터 배선을 포함한 전면에 보호막을 형성하고, 상기 보호막 상에 투명도전막을 형성하는 공정과, 상기 투명도전막을 패터닝하여 상기 게이트 배선과 데이터 배선에 의해 정의되는 화소

영역에 복수개의 홀을 갖는 화소 전극을 형성하는 공정과, 상기 제 1 기판과 대향하는 제 2 기판상에 복수의 도메인을 정의하기 위해 상기 화소 전극의 주변 및 그 내부에 상응하는 위치에 매트릭스 형태의 유전체 구조물을 형성하는 공정과, 상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하는 공정을 포함하여 이루어지는 것을 특징으로 한다.

<38> 이와 같은 본 발명의 다른 실시예에 따른 멀티 도메인 액정표시소자는 상판의 블랙 매트릭스 영역에 유전체 구조물을 형성하고, 하판의 화소 전극에는 적어도 하나의 홀(hole)을 형성하여 공정을 간소화할 뿐 아니라 텍스처 안정화를 도모하는데 그 특징이 있다.

<39> 본 발명의 또 다른 실시예에 따른 멀티 도메인 액정표시소자는 제 1 기판 및 제 2 기판과, 상기 제 1 기판 상에 종횡으로 배치되어 복수의 화소 영역을 정의하는 데이터 배선 및 게이트 배선과, 상기 데이터 배선과 게이트 배선과의 교차부위에 형성된 U자 형상의 박막트랜지스터과, 상기 각 화소 영역에 형성되며 복수개의 홀 또는 슬릿 패턴을 갖는 화소 전극과, 상기 제 2 기판 상에 형성되며 복수의 도메인을 정의하기 위해 상기 화소 전극의 주변 및 그 내부에 상응하는 위치에 형성되는 매트릭스 형태의 유전체 구조물과, 상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되고, 그에 따른 제조방법은 제 1 기판 상에 박막트랜지스터를 형성하는 공정과, 상기 박막트랜지스터를 포함한 전면에 복수개의 홀 또는 슬릿 패턴을 갖는 화소 전극을 형성하는 공정과, 상기 제 1 기판과 대향하는 제 2 기판 상에 복수의 도메인을 정의하기 위해 상기 화소 전극의 주변 및 그 내부에 상응하는 위치에 매트릭스 형태의 유전체 구조물을 형성하는 공정과, 상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하는 공정을 포함하여 이루어진다.

- <40> 여기서, 상기 박막트랜지스터는 상기 제 1 기판 상에 게이트 전극을 형성하는 공정과, 상기 게이트 전극을 포함한 전면에 게이트 절연막을 형성하는 공정과, 상기 게이트 전극 상부의 상기 게이트 절연막상에 반도체층 및 오믹콘택층을 형성하는 공정과, 상기 오믹콘택층상에 상기 화소 전극과 연결되는 드레인 전극 및 상기 드레인 전극을 U자 형상으로 에워싸는 소스전극을 형성하는 공정으로 이루어진다.
- <41> 이와 같이 박막트랜지스터를 U자형으로 형성함으로써 플리커(flicker) 및 잔상해결을 도모하는데 특징이 있다.
- <42> 이하에서 본 발명의 멀티 도메인 액정표시소자 및 그 제조방법에 따른 바람직한 실시예를 보다 상세하게 설명하기로 한다.
- <43> 제 1 실시예
- <44> 도 2a 내지 2f는 본 발명의 제 1 실시예에 따른 멀티 도메인 액정표시소자의 평면도이고, 도 3은 도 2a의 I-I'선에 따른 단면도이다. 참고적으로, 도 2a 내지 2f는 2-도메인, 3-도메인, 4-도메인으로 분할한 경우의 실시예를 도시한 것이며, 그 실시 형태는 반드시 도 2a 내지 2f로 한정되지는 않는다.
- <45> 도면에 도시된 바와 같이, 본 발명의 제 1 실시예에 따른 멀티 도메인 액정표시소자는 제 1 기판에 형성된 화소 전극(111)에 다수의 슬릿 패턴(109)을 형성하며, 한 화소를 복수개의 도메인으로 분할한 경우에는 각 도메인마다 다수의 슬릿 패턴(109)을 형성한다. 그리고 각 도메인의 주변을 따라 유전체 구조물(125)이 형성되는데, 상기 유전체 구조물(125)은 제 1 기판과 대향하는 제 2 기판의 공통 전극의 상부에 형성된다.
- <46> 이와 같은 본 발명 제 1 실시예에 따른 멀티 도메인 액정표시소자는 도 3에 도시한

바와 같이, 제 1 기판(101) 상에 게이트 전극(103)이 형성되고, 상기 게이트 전극(103)을 포함한 전면에 게이트 절연막(105)이 형성된다. 상기 게이트 절연막(105) 상에서 반도체층(106), 오믹콘택층(106a) 및 소스/드레인 전극(106b, 106c)이 패터닝되어 박막트랜지스터(TFT)가 구성되며, 박막트랜지스터를 포함한 전면에 보호막(107)이 형성된다. 그리고 상기 보호막(107)을 통해 박막트랜지스터의 드레인 전극과 연결되는 복수개의 슬릿 패턴(109)(도 3에는 하나의 슬릿 패턴만이 도시됨)을 갖는 화소 전극(111)이 형성된다.

<47> 한편, 제 2 기판(101a) 상에는 색 표현을 위한 R, G, B 칼라 필터층(121)이 형성되고, 상기 칼라 필터층(121)을 포함한 전면에는 공통 전극(123)이 형성된다. 그리고 상기 화소 전극(111)을 제외한 영역으로 빛이 투과되는 것을 방지하기 위한 블랙 매트릭스가 형성될 영역에 상응하는 상기 공통 전극(123) 상에는 유전체 구조물(125)이 형성된다. 즉, 상기 유전체 구조물(125)은 화소 전극(111)의 주변 및 상기 화소 전극을 멀티 도메인으로 분할하였을 경우에는 각 도메인 경계 부위에 상응하는 공통 전극(123) 상에 형성하는 것으로, 화소 전극의 주변 및 내부에 형성하여 화소 영역을 복수의 도메인으로 분할한다.

<48> 상기 제 1 기판(101)과 제 2 기판(101a) 중 적어도 한 기판의 배면에는 위상차 필름(131)이 형성되며, 상기 제 1 기판(101)과 제 2 기판(101a) 사이에는 액정층(141)이 형성된다. 상기 액정층은 양(+) 또는 음(-)의 유전율 이방성을 가진 액정을 사용하며 카이랄 도펀트(chiral dopant)를 포함하는 것도 가능하다.

<49> 한편, 상기 유전체 구조물(125)은 블랙수지, 예컨대 수지BM(black resin)으로 형성하므로 별도의 블랙 매트릭스가 필요치 않으며, 상기 블랙수지 이외에도 액정층의 유전

율과 동일하거나 작은 유전율(dielectric constant)을 갖는 물질, 바람직하게는 유전율이 3 이하인 물질, 또는 아크릴(photoacrylate) 또는 BCB(Benzocyclobutene)와 같은 물질을 사용할 수도 있다.

<50> 상기 위상차 필름(131)은 음성일축성 필름(negative uniaxial film)으로서, 광축이 하나인 일축성 물질로 형성하며, 기판에 수직인 방향과 시야각 변화에 따른 방향에서 사용자가 느끼는 시야각을 보상해 준다. 따라서, 계조 반전(Gray inversion)이 없는 영역을 넓히고, 경사방향에서 콘트라스트 비(Contrast ratio)를 높이며, 하나의 화소를 멀티 도메인으로 분할하는 것에 의해 더욱 효과적으로 좌우 방향의 시야각을 보상할 수 있다.

<51> 한편, 상기 음성일축성 필름 이외에 위상차 필름으로서 음성이축성 필름(negative biaxial film)을 형성하여도 무방하며, 광축이 둘인 이축성 물질로 이루어진 음성이축성 필름은 상기한 일축성 필름에 비해 넓은 시야각 특성을 얻을 수 있다. 상기 위상차 필름은 적어도 하나의 기판에 일축성, 이축성 필름을 같이 형성할 수도 있으며, 하나의 기판에 일축성 필름 또는 이축성 필름을 각각 2장씩 형성할 수도 있다.

<52> 그리고 상기 위상차 필름을 부착한 후, 양 기판에는 편광자(polarizer)(도시하지 않음)를 부착할 수 있으며, 이 때, 편광자는 위상차 필름과 일체형으로 부착할 수도 있다.

<53> 이와 같이 구성된 본 발명의 제 1 실시예에 따른 멀티 도메인 액정표시소자를 제조하기 위해서는 우선, 제 1 기판(101)상에 게이트 전극(103), 게이트 절연막(105), 반도체층(106), 오믹콘택층(106a), 소스/드레인 전극(106b, 106c)으로 이루어지는 박막트랜지스터(TFT) 및 박막트랜지스터의 드레인 전극(106c)과 연결되는 복수개의 슬릿 패턴(109)

을 갖는 화소 전극(111)을 형성한다.

<54> 즉, Al, Mo, Cr, Ta 또는 Al합금 등과 같은 금속을 스퍼터링(Sputtering)법으로 형성한 후, 패터닝하여 게이트 배선(도시되지 않음) 및 게이트 전극(103)을 형성하고, 게이트 전극(103)을 포함한 기판 전면에 게이트 절연막(105)을 실리콘질화물(SiN_x) 또는 실리콘산화물(SiO_x)를 플라즈마 CVD(PECVD: Plasma Enhanced Chemical Vapor Deposition) 방법으로 형성한다.

<55> 이때, 개구율을 향상시킬 목적으로 상기 게이트 절연막을 BCB(Benzocyclobutene), 아크릴 수지(Acrylic resin) 또는 폴리이미드(polyimide) 화합물 등으로 형성할 수도 있다.

<56> 이후, 게이트 절연막(105)상에 비정질 실리콘층과 n^+ 비정질 실리콘층을 적층한 후 패터닝하여 반도체층(106) 및 오믹콘택층(106a)을 형성한다. 또한, 게이트 절연막 물질인 SiN_x , 또는 SiO_x , 비정질 실리콘층, n^+ 비정질 실리콘층을 연속적으로 증착한 후 게이트 절연막(105)을 형성하고, 비정질 실리콘층, n^+ 비정질 실리콘층을 패터닝하여 반도체층(106) 및 오믹콘택층(106a)을 형성할 수도 있다.

<57> 그리고, Al, Mo, Cr, Ta 또는 Al합금 등과 같은 금속을 스퍼터링법으로 형성한 후 패터닝하여 상기 게이트 배선과 교차하는 방향으로 데이터 배선(도시되지 않음)을 형성하고, 상기 박막트랜지스터의 소스/드레인 전극(106b, 106c)을 형성한다.

<58> 이어서, 상기 소스/드레인 전극(106b, 106c)을 포함한 전면에 BCB(Benzocyclobutene), 아크릴 수지(Acrylic resin) 또는 폴리이미드(polyimide) 화합물 또는 실리콘질화물, 실리콘산화물 등으로 보호막(107)을 형성한 후, ITO(Indium Tin

Oxide)와 같은 투명한 도전성 물질을 형성한 후 패터닝하여 도 2a 내지 2f에 도시한 바와 같이, 각 도메인 내 화소 전극(111)에 복수개의 슬릿 패턴(109)을 형성한다.

<59> 상기 슬릿 패턴(109)은 별도의 마스크를 이용하여 형성하는 것이 아니라 화소 전극(111)을 패터닝하기 위한 마스크에 슬릿 형태를 추가한 마스크를 이용하여 화소 전극과 동시에 형성하기 때문에 슬릿 패턴(109) 형성을 위한 별도의 마스크가 요구되지 않는다.

<60> 한편, 제 2 기판(101a) 상에는 칼라 필터층(121)을 형성하고, 상기 칼라 필터층(121)을 포함한 전면면에 ITO와 같은 투명도전막을 패터닝하여 공통 전극(123)을 형성한다. 이후, 도 2a 내지 2f에 도시된 것처럼 각 도메인을 정의하기 위해 매트릭스 형태의 유전체 구조물(125)을 형성한다.

<61> 이때, 상기 유전체 구조물(125)은 블랙수지, 에컨대 수지BM(black resin)으로 형성하며, 화소 전극을 제외한 영역으로 빛이 투과되는 것을 방지하기 위한 블랙 매트릭스가 형성될 부위에 형성하므로, 별도의 블랙 매트릭스가 필요치 않다.

<62> 한편 상기 유전체 구조물(125)의 물질은 상기 블랙수지 이외에도 액정층의 유전율과 동일하거나 작은 유전율(dielectric constant)을 갖는 물질, 바람직하게는 유전율이 3이하인 물질, 또는 아크릴(photoacrylate) 또는 BCB(Benzocyclobutene)와 같은 물질을 사용할 수도 있다.

<63> 이후, 제 1 기판(101)과 제 2 기판(101a)과의 사이에 액정층(141)을 형성하면, 본 발명 제 1 실시예에 따른 멀티 도메인 액정표시소자 제조공정이 완료된다.

<64> 여기서, 상기 액정층(141)은 도 4에 도시한 바와 같이, 복수의 패턴들이 형성된 제

1 기판(101)과 제 2 기판(101a)을 준비한 후, 상기 제 1 기판(101) 상에 두 기판을 합착하기 위한 씨일 패턴(200)을 형성하고, 씨일 패턴(200)내에 일정량의 액정(202)을 적하방식으로 형성한다.

<65> 그리고 제 2 기판(101a) 상에는 액정의 셀 갭(Cell gap)을 균일하게 유지하기 위한 스페이서(204)을 산포한 후, 상기 씨일 패턴(200)이 형성된 제 1 기판(101)과 상기 제 2 기판(101a)을 합착한 후, 자외선(UV) 또는 자외선과 열을 가하여 상기 씨일 패턴(200)을 경화시킨다.

<66> 한편, 액정층을 형성하는 방법으로 전술한 감압상태에서 액정을 적하하는 방식 이외에 셀 내부를 진공으로 한 다음 그 압력차를 이용(모세관 현상)하여 액정이 셀 내부로 빨려 들어가도록 하는 방법 또는 일반적으로 널리 알려진 액정 주입 방법 등 다양하게 적용할 수 있다. 상기 적하방식은 대면적 기판에 적용하면 액정형성시간을 감소시킬 수 있으며, 유전을 이방성이 음인 액정을 적용할 경우 액정의 점도가 높아 주입속도가 느린 점을 개선하는데 용이하게 적용할 수 있다. 또한, 스페이서는 패턴된 스페이서(columned spacer)를 이용하는 것도 가능하며, 씨일재로는 자외선 경화형 또는 상온에서 경화 가능한 씨일재 적용도 가능하다.

<67> 여기서, 본 발명 제 1 실시예에 따른 멀티 도메인 액정표시소자는 제 1 기판(101) 및 제 2 기판(101a) 중 적어도 하나의 기판에 배향막(도시하지 않음)을 형성하는 것을 포함한다. 상기 배향막은 광반응성이 있는 물질 예컨대, PVCN(polyvinylcinnamate), PSCN(polysiloxanecinnamate) 또는 CelCN(cellulosecinnamate)계 화합물 등의 물질로 구성되어 광배향막을 형성할 수 있으며, 이외에도 광배향처리에 적합한 물질이면 어느 것이라도 무방하다.

- <68> 상기 광배향막에는 광을 적어도 1회 조사하여 액정분자의 방향자가 이루는 프리틸트 각(pretilt angle) 및 배향 방향(alignment direction) 또는 프리틸트 방향(pretilt direction)을 동시에 결정하고, 그로 인한 액정의 배향 안정성을 확보한다. 이와 같은 광배향에 사용되는 광은 자외선 영역의 광이 적합하며, 비편광, 선편광 및 부분편광된 광 중에서 어느 것을 사용하여도 무방하다.
- <69> 그리고, 러빙처리하는 것도 가능하며, 그 배향막으로는 폴리이미드(polyimide), 폴리아미드(polyamide), PVA(polyvinylalcohol), 폴리아믹산(polyamic acid), 실리콘 산화물(SiO_x) 등이 있으며, 그 밖의 러빙처리에 적합한 물질이라면 어떤 것이라도 적용 가능하다.
- <70> 그리고, 상기한 러빙법 또는 광배향법은 상기 제1기판 또는 제2기판 중 어느 한 기판에만 적용하거나 양 기판 모두에 처리하여도 되며, 양 기판에 서로 다른 배향처리를 하거나 배향막만 형성하고 배향처리를 하지 않는 것도 가능하다.
- <71> 이와 같이 배향처리를 함으로써 적어도 두 영역으로 분할된 멀티 도메인 액정표시소자를 형성하여 액정층의 액정분자가 각 영역 상에서 서로 상이하게 배향하도록 할 수 있다. 또한, 각 영역에서 전 영역을 비배향영역으로 하여도 되고, 영역 중 적어도 하나의 영역을 비배향처리하는 것도 가능하다.
- <72> 한편, 도 5a 내지 5d는 본 발명의 멀티 도메인 액정표시소자에 따른 전압과 투과도와의 관계를 도시한 것으로, 보다 바람직하게는 도 2c에 도시된 구조의 화소 전극을 예로 한 것이다.
- <73> 도 5a는 화소 전극에 0V의 전압을 인가하였을 경우의 단위 화소를 도시한 것으로,

전체적으로 빛의 투과가 없는 블랙 상태를 보여주고, 도 5b는 3V의 전압을 인가하였을 경우, 화소 전극이 복수개의 도메인으로 분할되고, 각 도메인마다 4개의 서브 도메인으로 분할되는 것을 보여주며, 도 5c 및 도 5d로 갈수록 빛의 투과량이 증가하여 고휘도의 화질을 구현할 수 있음을 보여준다.

<74> 여기서, 상기 각 도메인은 도면에는 명확하게 나타나지 않았지만, 제 2 기판(101a)의 공통전극 상에 형성된 유전체 구조물(125)에 의해 분할된다.

<75> 이와 같은 본 발명의 제 1 실시예에 따른 멀티 도메인 액정표시소자 및 그 제조방법에 따르면, 제 1 기판상의 화소 전극(111)에 복수개의 슬릿 패턴(109)을 형성하고, 제 2 기판상의 공통전극 상에 도메인 분할을 위한 유전체 구조물(125)을 형성하여 각 도메인마다 텍스처를 안정화시키고, 멀티 도메인을 구현하기 위한 추가적인 공정이 필요치 않으므로 보다 간단한 공정으로 멀티 도메인을 구현할 수 있다. 또한, 액정을 적하방식으로 형성하기 때문에 액정주입 시간을 절약할 수 있고, 액정 주입에 따른 오염의 정도를 최소화하여 신뢰성을 향상시킬 수 있다.

<76> 제 2 실시예

<77> 본 발명의 제 2 실시예는 상판의 블랙 매트릭스 영역에 유전체 구조물을 형성하고, 하판의 화소 전극에는 복수개의 홀(hole)을 형성하여 텍스처(texture) 안정화를 도모하고 공정을 간소화하는데 그 특징이 있다.

<78> 먼저, 도 6a 내지 6e는 본 발명 제 2 실시예에 따른 멀티 도메인 액정표시소자의 평면도로써, 상판(제 2 기판)에 형성된 유전체 구조물(125)과 하판(제 1 기판)에 복수개의 홀(hole)(300)을 화소 전극(111)을 도시한 것으로서, 그 실시 형태는 반드시 도 6a

내지 6e로 한정되지는 않는다.

- <79> 도 7a는 본 발명 제 2 실시예에 따른 멀티 도메인 액정표시소자의 단면도로서, 도 6a의 I-I'선에 따른 단면도이고, 도 7b는 화소 전극에 형성된 홀이 게이트 절연막(105)까지 연장된 예를 보여준다.
- <80> 도 7a에 도시한 바와 같이, 제 1 기판(101) 상에는 게이트 전극(103)이 형성되고, 상기 게이트 전극(103)을 포함한 전면에 게이트 절연막(105)이 형성된다. 상기 게이트 절연막(105) 상에는 반도체층(106), 오믹콘택층(106a) 및 소스/드레인 전극(106b, 106c)이 패터닝되고, 상기 소스/드레인 전극(106b, 106c)을 포함한 전면에 보호막(107)이 형성되며, 상기 보호막(107)을 통해 드레인 전극(106c)과 연결되며 복수개의 홀(300)을 갖는 화소 전극(111)이 형성된다.
- <81> 제 2 기판(101a) 상에는 색 표현을 위한 R, G, B 칼라 필터층(121)이 형성되고, 상기 칼라 필터층(121)을 포함한 전면에는 공통 전극(123)이 형성된다. 그리고 상기 화소 전극(111)을 제외한 영역으로 빛이 투과되는 것을 방지하기 위한 블랙 매트릭스가 형성될 영역의 상기 공통 전극(123) 상에는 유전체 구조물(125)이 형성된다.
- <82> 한편, 도 7b에서와 같이, 홀(300)이 보호막(107)에 국한되지 않고, 그 하부의 게이트 절연막(105)까지 형성하는 것도 가능하다. 참고로, 도 7b는 홀이 형성된 위치를 제외하고는 도 7a와 동일하다.
- <83> 이와 같이 구성된 본 발명의 제 2 실시예에 따른 멀티 도메인 액정표시소자를 제조하기 위해서는 우선, 제 1 기판(101)상에 게이트 배선(103) 및 각 화소 영역에 게이트 전극(103), 게이트 절연막(105), 반도체층(106), 오믹콘택층(106a) 및 소스/드레인 전극

(106b, 106c)으로 이루어지는 박막 트랜지스터(TFT)를 형성한다.

<84> 즉, Al, Mo, Cr, Ta 또는 Al합금 등과 같은 금속을 스퍼터링(Sputtering)법으로 형성한 후, 패터닝하여 게이트 배선(도시되지 않음) 및 게이트 전극(103)을 형성한 후, 그 위에 게이트 절연막(105)을 실리콘질화물(SiN_x) 또는 실리콘산화물(SiO_x)를 플라즈마 CVD(PECVD: Plasma Enhanced Chemical Vapor Deposition)법으로 형성한다.

<85> 이때, 개구율을 향상시킬 목적으로 상기 게이트 절연막(105)을 BCB(Benzocyclobutene), 아크릴 수지(Acrylic resin) 또는 폴리이미드(polyimide) 화합물 등으로 형성할 수도 있다.

<86> 이후, 게이트 절연막상에 비정질 실리콘층과 n^+ 비정질 실리콘층을 적층한 후 패터닝하여 반도체층(106) 및 오믹콘택층(106a)을 형성한다. 또한, 게이트 절연막 물질인 SiN_x , 또는 SiO_x , 비정질 실리콘층, n^+ 비정질 실리콘층을 연속적으로 증착한 후 게이트 절연막(105)을 형성하고, 비정질 실리콘층, n^+ 비정질 실리콘층을 패터닝하여 반도체층(106) 및 오믹콘택층(106a)을 형성할 수도 있다.

<87> 그리고, Al, Mo, Cr, Ta 또는 Al합금 등과 같은 금속을 스퍼터링법으로 형성한 후 패터닝하여 데이터 배선 및 소스/드레인 전극(106b, 106c)을 형성한다.

<88> 이어서, 상기 소스/드레인 전극(106b, 106c)을 포함한 전면에 BCB(Benzocyclobutene), 아크릴 수지(Acrylic resin) 또는 폴리이미드(polyimide) 화합물 또는 실리콘질화물, 실리콘산화물 등으로 보호막(107)을 형성한 후, ITO(Indium Tin Oxide)와 같은 투명한 도전성 물질을 형성한 후 패터닝하여 화소 전극(111)을 형성함과 동시에 도 6a 내지 6e에 도시한 바와 같이, 멀티 도메인을 구현하기 위해 각 도메인 내

화소 전극(111)에 복수개의 홀(300)을 형성한다.

<89> 상기 홀(300)은 별도의 마스크를 이용하여 형성하는 것이 아니라 화소 전극(111)을 패터닝하기 위한 마스크에 홀(hole) 형태를 추가한 마스크를 이용하여 화소 전극과 동시에 형성하기 때문에 홀을 형성하기 위한 별도의 마스크가 요구되지 않는다.

<90> 한편, 제 2 기판(101a) 상에는 칼라 필터층(121)을 형성하고, 상기 칼라 필터층(121)을 포함한 전면에 ITO와 같은 투명도전막을 패터닝하여 공통 전극(123)을 형성한다. 이후, 도 6a 내지 6e에 도시된 바와 같이, 각 도메인을 정의하기 위해 매트릭스 형태의 유전체 구조물(125)을 형성한다.

<91> 이때, 상기 유전체 구조물(125)은 블랙수지, 예컨대 수지BM(black resin)으로 형성한다. 따라서 별도의 블랙 매트릭스가 필요치 않으며, 상기 블랙수지 이외에도 액정층의 유전율과 동일하거나 작은 유전율(dielectric constant)을 갖는 물질, 바람직하게는 유전율이 3이하인 물질, 또는 아크릴(photoacrylate) 또는 BCB(Benzocyclobutene)와 같은 물질을 사용할 수도 있다.

<92> 이후, 제 1 기판(101)과 제 2 기판(101a)과의 사이에 액정층(141)을 형성하면, 본 발명 제 2 실시예에 따른 멀티 도메인 액정표시소자 제조공정이 완료된다.

<93> 이와 같은 본 발명의 제 2 실시예는 전술한 제 1 실시예와 비교하여 화소 전극에 슬릿 패턴(109)이 형성된 대신에 홀(300)이 형성된 것을 제외하고는 본 발명 제 1 실시예와 그 구조 및 제조 공정이 동일하므로 이하에서 생략한다.

<94> 제 3 실시예

<95> 본 발명의 제 3 실시예는 박막트랜지스터의 구조를 제외하고, 화소 전극에 복수개

의 슬릿 패턴 또는 복수개의 홀을 갖는 본 발명 제 1 실시예 및 제 2 실시예와 그 구조 및 제조공정이 동일하다.

<96> 도 8은 본 발명의 제 3 실시예에 따른 멀티 도메인 액정표시소자의 평면도이다.

<97> 도 8에 도시한 바와 같이, 본 발명 제 3 실시예는 교차 배치되는 게이트 배선(103a) 및 데이터 배선(106d)과, 상기 게이트 배선(103a)과 데이터 배선(106d)의 교차 부위에 형성된 U자 형상의 박막트랜지스터(TFT)와, 상기 박막트랜지스터(TFT)와 연결되며, 복수개의 홀(300)을 갖는 화소 전극(111)과, 상기 화소 전극(111)의 주변을 따라 형성된 유전체 구조물(125)로 구성된다.

<98> 여기서, 상기 홀(300) 대신에 슬릿 패턴을 형성할 수도 있으며, 홀(300)을 형성한 경우에는 본 발명 제 2 실시예의 도 7a 및 도 7b에 도시된 바와 같이, 홀(300)을 보호막(107)까지 형성하거나 또는 게이트 절연막(105)까지 형성할 수도 있다. 그리고, 슬릿 패턴을 형성할 경우 화소 전극(111)의 형태는 본 발명 제 1 실시예의 도 3에 도시한 화소 전극(111)과 동일하다.

<99> 상기 게이트 배선(103a) 및 데이터 배선(106d) 그리고 박막트랜지스터(TFT) 및 화소 전극(111)은 제 1 기판(101)상에 형성되고, 상기 유전체 구조물(125)은 상기 제 1 기판(101)과 대향하는 제 2 기판(101a)상에 형성되며, 그 중에서도 블랙 매트릭스가 형성될 영역에 상응하여 공통전극의 상부에 형성된다.

<100> 이와 같은 본 발명의 제 3 실시예를 보다 상세하게 설명하면 다음과 같다.

<101> 도 9a는 도 8의 II-II'선에 따른 단면이고, 도 9b는 도 8의 III-III'선에 따른 단면도로서, 도 9a 및 9b에 도시한 바와 같이, 제 1 기판(101) 상에 Al, Mo, Cr, Ta 또는 Al

합금 등과 같은 금속을 스퍼터링(Sputtering)법으로 형성한 후, 패터닝하여 게이트 배선(103a), 게이트 전극(103) 및 스토리지 커패시터의 제 1 전극(400)을 형성하고, 게이트 전극(103)을 포함한 기판 전면에 게이트 절연막(105)을 실리콘질화물(SiN_x) 또는 실리콘산화물(SiO_x)를 플라즈마 CVD(PECVD: Plasma Enhanced Chemical Vapor Deposition)법으로 형성한다.

<102> 이때, 개구율을 향상시킬 목적으로 상기 게이트 절연막(105)을 BCB(Benzocyclobutene), 아크릴 수지(Acrylic resin) 또는 폴리이미드(polyimide) 화합물 등으로 형성할 수도 있다.

<103> 이후, 게이트 절연막(105)상에 비정질 실리콘층과 n^+ 비정질 실리콘층을 적층한 후 패터닝하여 반도체층(106) 및 오믹콘택층(106a)을 형성한다. 또한, 게이트 절연막 물질인 SiN_x , 또는 SiO_x , 비정질 실리콘층, n^+ 비정질 실리콘층을 연속적으로 증착한 후 게이트 절연막(105)을 형성하고, 비정질 실리콘층, n^+ 비정질 실리콘층을 패터닝하여 반도체층(106) 및 오믹콘택층(106a)을 형성할 수도 있다.

<104> 그리고, Al, Mo, Cr, Ta 또는 Al합금 등과 같은 금속을 스퍼터링법으로 형성한 후 패터닝하여 상기 게이트 배선(103a)과 교차하는 방향으로 데이터 배선(106d)을 형성하고, 상기 박막트랜지스터의 드레인 전극(106c) 및 상기 드레인 전극(106c)을 U자 형상으로 에워싸는 소스 전극(106b) 그리고 스토리지 커패시터의 제 2 전극(400a)을 형성한다.

<105> 이어서, 상기 소스/드레인 전극(106b, 106c) 및 스토리지 커패시터의 제 2 전극(400a)을 포함한 전면에 BCB(Benzocyclobutene), 아크릴 수지(Acrylic resin) 또는 폴리이미드(polyimide) 화합물 또는 실리콘질화물, 실리콘산화물 등으로 보호막(107)을 형성

한 후, ITO(Indium Tin Oxide)와 같은 투명한 도전성 물질을 형성한 후 패터닝하여 각 도메인내 복수개의, 홀(300) 또는 슬릿 패턴을 갖는 화소 전극(111)을 형성한다.

<106> 여기서, 상기 홀(300) 또는 슬릿 패턴은 별도의 마스크를 이용하여 형성하는 것이 아니라 화소 전극(111)을 패터닝하기 위한 마스크에 홀(hole) 또는 슬릿(Slit) 형태를 추가한 마스크를 이용하여 화소 전극과 동시에 형성하기 때문에 별도의 마스크가 요구되지 않는다.

<107> 그리고 상기 화소 전극(111)은 콘택홀을 통해 스토리지 커패시터의 제 2 전극(400a)과 연결된다.

<108> 한편, 제 2 기판(101a) 상에는 칼라 필터층(121)을 형성하고, 상기 칼라 필터층(121)을 포함한 전면에는 ITO와 같은 투명도전막을 패터닝하여 공통 전극(123)을 형성한다. 이후, 도 2a 내지 2f에 도시된 것처럼 각 도메인을 정의하기 위해 매트릭스 형태의 유전체 구조물(125)을 형성한다.

<109> 이때, 상기 유전체 구조물(125)은 블랙수지, 예컨대 수지BM(black resin)으로 형성하며, 화소 전극(111)을 제외한 영역으로 빛이 투과되는 것을 방지하기 위한 블랙 매트릭스가 형성될 부위에 형성하므로, 별도의 블랙 매트릭스가 필요치 않다.

<110> 한편 상기 유전체 구조물(125)의 물질은 상기 블랙수지 이외에도 액정층의 유전율과 동일하거나 작은 유전율(dielectric constant)을 갖는 물질, 바람직하게는 유전율이 3이하인 물질, 또는 아크릴(photoacrylate) 또는 BCB(Benzocyclobutene)와 같은 물질을 사용할 수도 있다.

<111> 이후, 제 1 기판(101)과 제 2 기판(101a)과의 사이에 액정층(141)을 형성하면, 본

발명 제 3 실시예에 따른 멀티 도메인 액정표시소자 제조공정이 완료된다.

<112> 이와 같은 본 발명의 제 3 실시예는 박막트랜지스터의 구조를 제외한 다른 부분에서 있어서는 본 발명 제 1 실시예와 동일하다.

【발명의 효과】

<113> 이상 상술한 바와 같이, 본 발명의 멀티 도메인 액정표시소자 및 그 제조방법은 다음과 같은 효과가 있다.

<114> 첫째, 별도의 마스크 및 공정의 추가 없이 멀티 도메인 효과를 얻을 수 있으므로 공정을 간소화할 수 있다.

<115> 둘째, 화소 전극에 슬릿 또는 오픈 영역을 형성하여 각 도메인마다 텍스처(Texture)의 안정을 도모하여 화질을 개선시킬 수 있다.

<116> 셋째, 액정 주입시간을 단축하여 전체 공정에 요구되는 시간을 절약하고, 그로 인한 오염 물질의 혼입을 방지하여 신뢰성이 높은 소자를 제조할 수 있다.

【특허청구범위】**【청구항 1】**

제 1 기판 및 제 2 기판;

상기 제 1 기판 상에 종횡으로 배치되어 복수의 화소 영역을 정의하는 데이터 배선 및 게이트 배선;

상기 각 화소 영역에 형성되며 적어도 하나의 슬릿 패턴을 갖는 화소 전극;

상기 제 2 기판 상에 형성되며 복수의 도메인을 정의하기 위해 상기 화소 전극의 주변 및 그 내부에 상응하는 위치에 형성되는 매트릭스 형태의 유전체 구조물;

상기 제 1 기판과 제 2 기판 사이에 형성된 액정층을 포함하여 구성되는 것을 특징으로 하는 멀티 도메인 액정표시소자.

【청구항 2】

제 1 항에 있어서, 상기 데이터 배선과 게이트 배선이 교차하는 부위에 박막트랜지스터가 더 구비되는 것을 특징으로 하는 멀티 도메인 액정표시소자.

【청구항 3】

제 2 항에 있어서, 상기 박막트랜지스터가 U자형인 것을 특징으로 하는 멀티 도메인 액정표시소자.

【청구항 4】

제 1 항에 있어서, 상기 유전체 구조물은 블랙수지로 구성된 것을 특징으로 하는 멀티 도메인 액정표시소자.

【청구항 5】

제 1 항에 있어서, 상기 유전체 구조물은 상기 액정층의 유전율과 동일하거나 작은 유전율(dielectric constant)을 갖는 물질, 아크릴(photoacrylate) 또는 BCB(Benzocyclobutene)로 구성된 것을 특징으로 하는 멀티 도메인 액정표시소자.

【청구항 6】

제 1 항에 있어서, 상기 제 1 및 제 2 기판 중 적어도 한 기판의 배면에 위상차 필름을 더 구비하는 것을 특징으로 하는 멀티 도메인 액정표시소자.

【청구항 7】

제 1 항에 있어서, 상기 제 1 및 제 2 기판 중 적어도 한 기판상에 배향막이 더 구비되는 것을 특징으로 하는 멀티 도메인 액정표시소자.

【청구항 8】

제 2 항에 있어서, 상기 박막트랜지스터는,
상기 제 1 기판 상에 형성된 게이트 전극과,
상기 게이트 전극을 포함한 전면에 형성된 게이트 절연막과,
상기 게이트 전극 상부의 게이트 절연막 상에 형성된 반도체층 및 오믹콘택층과,
상기 오믹 콘택층상에 형성되는 드레인 전극 및 상기 드레인 전극을 U자 형상으로 에워싸는 소스 전극으로 구성되는 것을 특징으로 하는 멀티 도메인 액정표시소자.

【청구항 9】

제 1 기판 상에 게이트 배선 및 상기 게이트 배선과 교차하는 방향으로 데이터 배선을 형성하는 공정;

상기 데이터 배선을 포함한 전면에 보호막을 형성하고, 상기 보호막 상에 투명도 전막을 형성하는 공정;

상기 투명도전막을 패터닝하여 상기 게이트 배선과 데이터 배선에 의해 정의되는 화소 영역에 적어도 하나의 슬릿을 갖는 화소 전극을 형성하는 공정;

상기 제 1 기판과 대향하는 제 2 기판상에 복수의 도메인을 정의하기 위해 상기 화소 전극의 주변 및 그 내부에 상응하는 위치에 매트릭스 형태의 유전체 구조물을 형성하는 공정;

상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하는 공정을 포함하여 이루어지는 것을 특징으로 하는 멀티 도메인 액정표시소자 제조방법.

【청구항 10】

제 9 항에 있어서, 상기 화소 전극을 형성하는 공정은,

상기 보호막상에 투명도전막을 형성하는 공정과,

상기 투명도전막상에 상기 게이트 배선과 데이터 배선에 의해 정의되는 화소 영역이 마스킹되고 상기 화소 영역내 복수개의 슬릿이 형성된 마스크를 이용하여 상기 투명도전막을 패터닝하는 공정을 포함하여 이루어지는 것을 특징으로 하는 멀티 도메인 액정표시소자 제조방법.

【청구항 11】

제 9 항에 있어서, 상기 슬릿은 도메인 분할에 따라 각 도메인내 슬릿의 방향을 서로 다르게 형성하는 것을 특징으로 하는 멀티 도메인 액정표시소자 제조방법.

【청구항 12】

제 9 항에 있어서, 상기 액정층을 형성하는 공정은,
상기 제 1 기판 상에 씨일 패턴을 형성하는 공정과,
상기 씨일 패턴 내에 액정을 적하하는 공정과,
상기 제 2 기판 상에 스페이서를 산포하는 공정과,
상기 제 1 기판과 제 2 기판을 합착한 후, 상기 씨일 패턴을 경화시키는 공정으로 이루어지는 것을 특징으로 하는 멀티 도메인 액정표시소자 제조방법.

【청구항 13】

제 1 기판 상에 박막트랜지스터를 형성하는 공정;
상기 박막트랜지스터를 포함한 전면에 복수개의 홀 또는 슬릿 패턴을 갖는 화소 전극을 형성하는 공정;
상기 제 1 기판과 대향하는 제 2 기판 상에 복수의 도메인을 정의하기 위해 상기 화소 전극의 주변 및 그 내부에 상응하는 위치에 매트릭스 형태의 유전체 구조물을 형성하는 공정;
상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하는 공정을 포함하여 이루어지는 것을 특징으로 하는 멀티 도메인 액정표시소자 제조방법.

【청구항 14】

제 13 항에 있어서, 상기 박막트랜지스터를 형성하는 공정은,
상기 제 1 기판 상에 게이트 전극을 형성하는 공정과,
상기 게이트 전극을 포함한 전면에 게이트 절연막을 형성하는 공정과,

상기 게이트 전극 상부의 상기 게이트 절연막상에 반도체층 및 오믹콘택층을 형성하는 공정과,

상기 오믹콘택층상에 상기 화소 전극과 연결되는 드레인 전극 및 상기 드레인 전극을 U자 형상으로 에워싸는 소스전극을 형성하는 공정으로 이루어지는 것을 특징으로 하는 멀티 도메인 액정표시소자 제조방법.

【청구항 15】

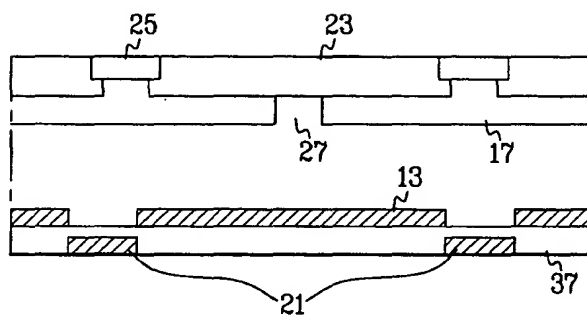
제 13 항에 있어서, 상기 게이트 전극 형성시 스토리지 커패시터의 제 1 전극을 동시에 형성하고, 상기 소스/드레인 전극 형성시 상기 스토리지 커패시터의 제 2 전극을 동시에 형성하는 것을 특징으로 하는 멀티 도메인 액정표시소자 제조방법.

【청구항 16】

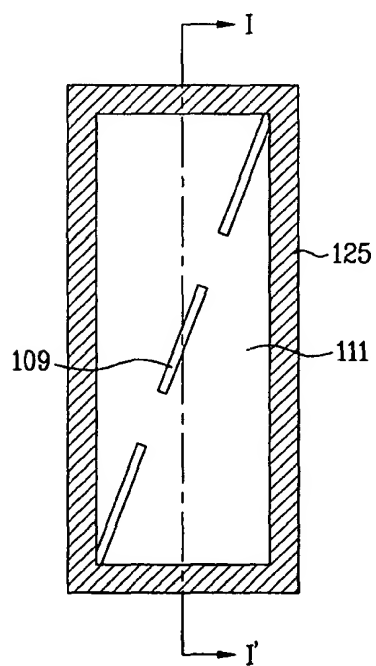
제 13 항에 있어서, 상기 화소 전극은 상기 스토리지 커패시터의 제 2 전극과 전기적으로 연결되도록 형성하는 것을 특징으로 하는 멀티 도메인 액정표시소자 제조방법.

【도면】

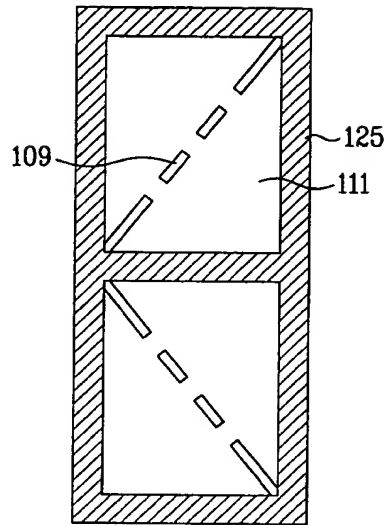
【도 1】



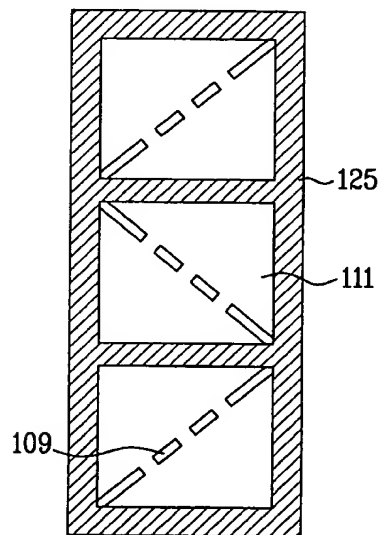
【도 2a】



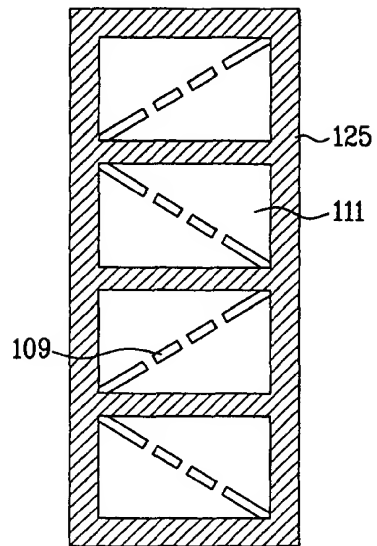
【도 2b】



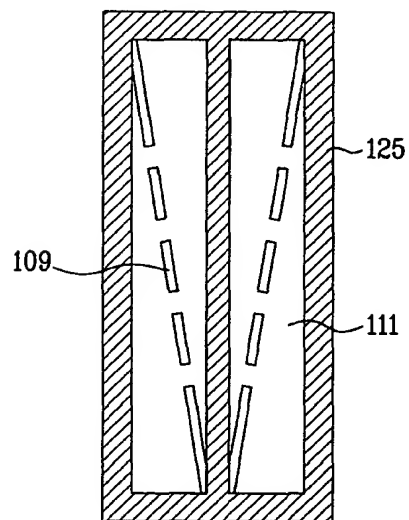
【도 2c】



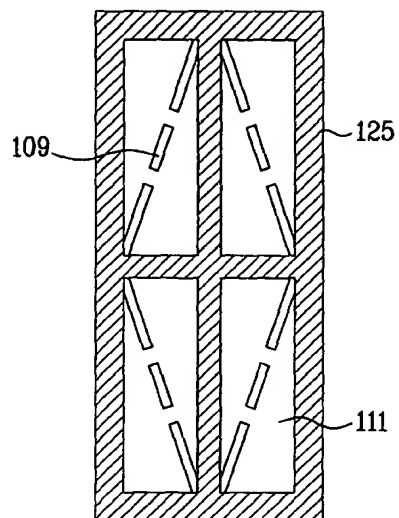
【도 2d】



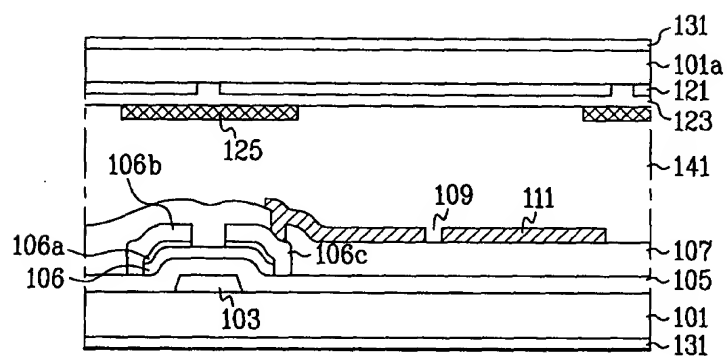
【도 2e】



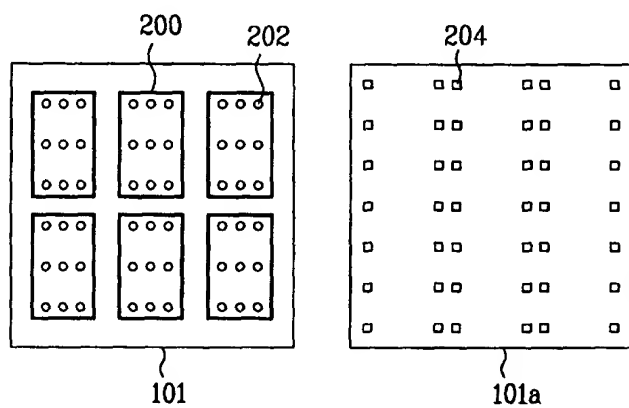
【도 2f】



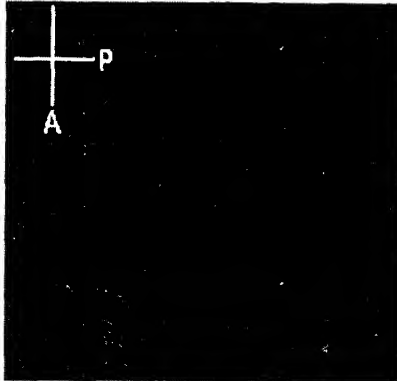
【도 3】



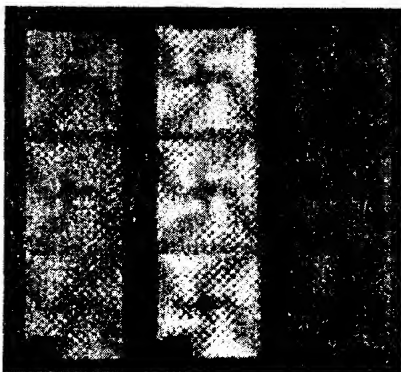
【도 4】



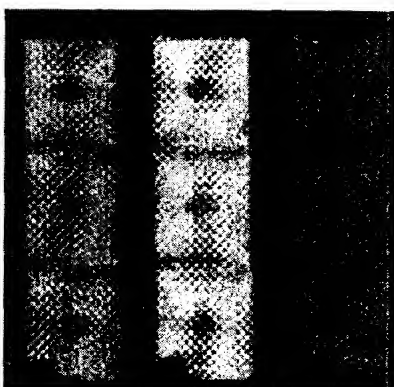
【도 5a】



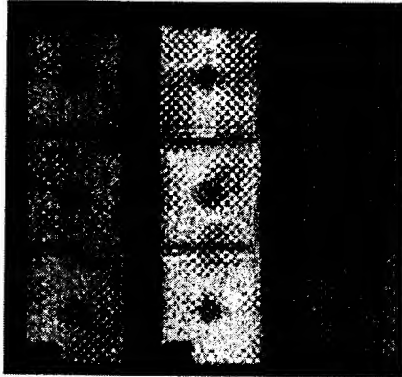
【도 5b】



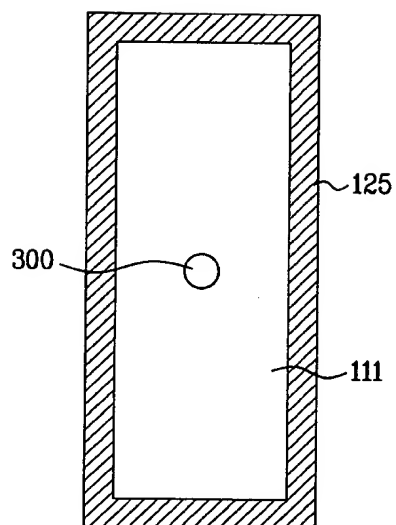
【도 5c】



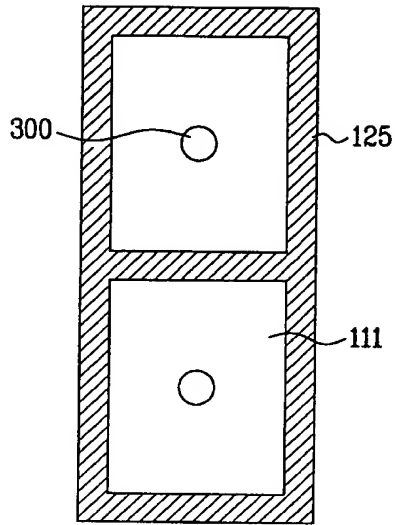
【도 5d】



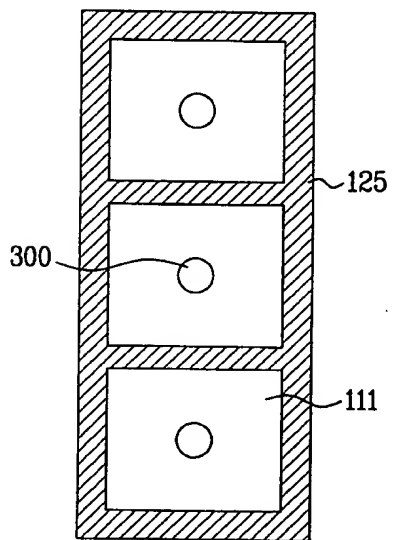
【도 6a】



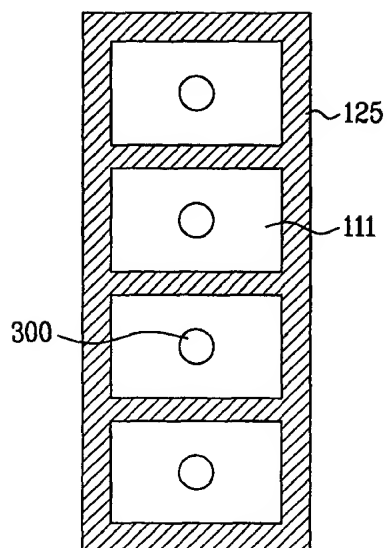
【도 6b】



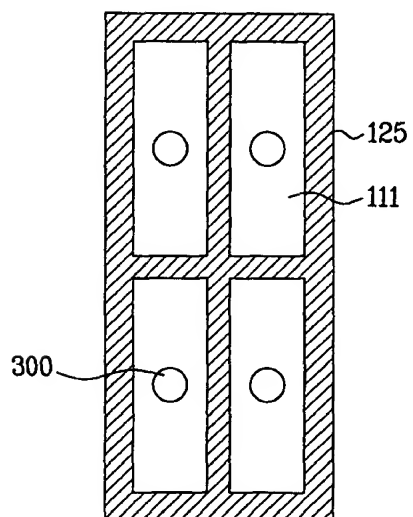
【도 6c】



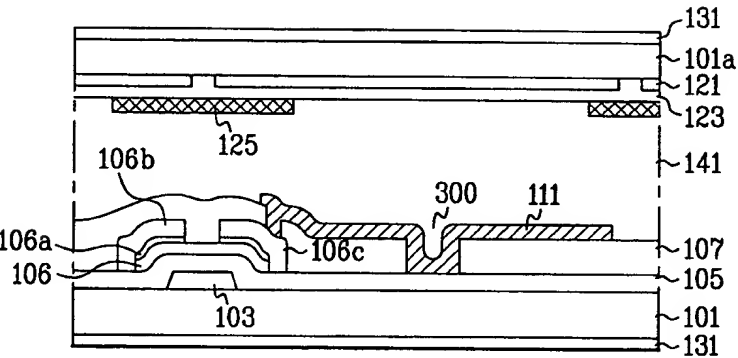
【도 6d】



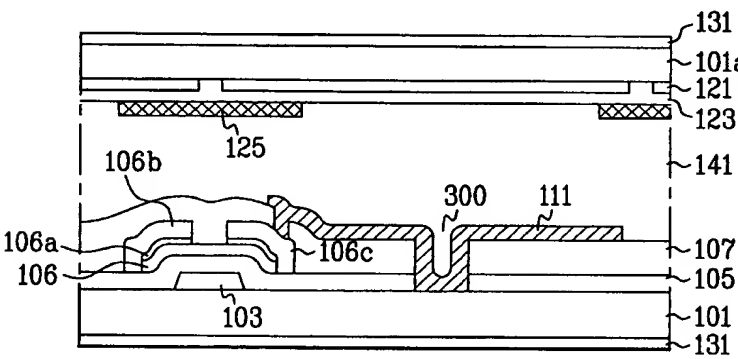
【도 6e】



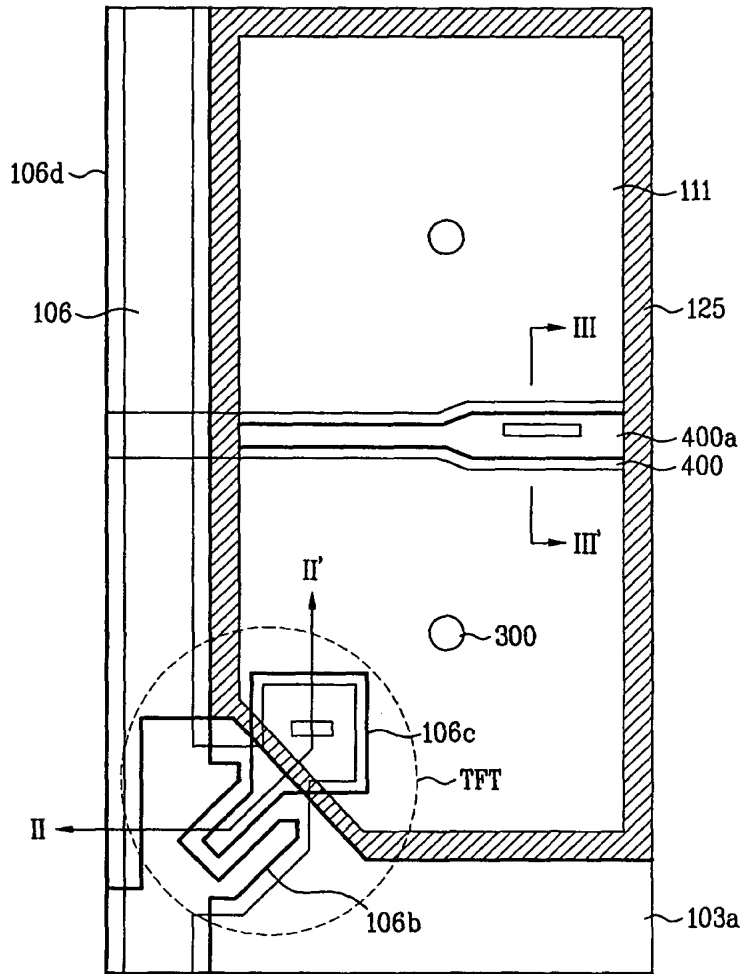
【図 7a】



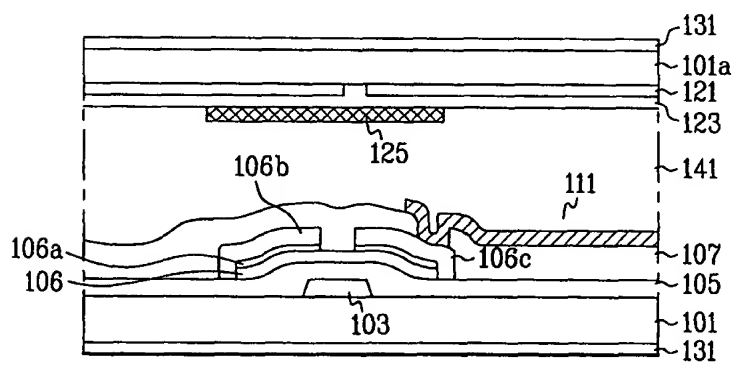
【図 7b】



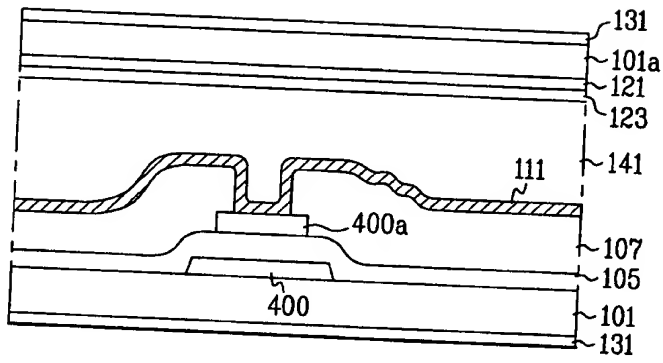
【図 8】



【図 9a】



【図 9b】



US 0994411603P1



Creation date: 08-14-2003
Indexing Officer: SCHASE1 - SUSAN CHASE
Team: OIPEBackFileIndexing
Dossier: 09944116

Legal Date: 11-13-2002

No.	Doccode	Number of pages
1	C.AD	1

Total number of pages: 1

Remarks:

Order of re-scan issued on